

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PAT-NO: JP359105617A
DOCUMENT-IDENTIFIER: JP 59105617 A
TITLE: PRODUCTION OF LIQUID CRYSTAL DISPLAY
DEVICE
PUBN-DATE: June 19, 1984

INVENTOR-INFORMATION:
NAME
KATO, HIROAKI
NONOMURA, HIROSAKU
MATSUURA, MASATAKA

ASSIGNEE-INFORMATION:
NAME COUNTRY
SHARP CORP N/A

APPL-NO: JP57216318
APPL-DATE: December 8, 1982

INT-CL (IPC): G02F001/133, G09F009/00 , H01L027/12 , H01L029/78

ABSTRACT:

PURPOSE: To display in high contrast without spoiling the visibility on a matrix liquid crystal display surface by forming a thin film transistor (TFT) using an anodizable metal for its gate electrode and a transparent conductive film for its gate bar and source bar on a substrate.

CONSTITUTION: Electrode lines in line and row directions are formed of a gate bar 8 and a source bar 9 consisting of a transparent conductive film, and a gate electrode 10 is connected to the bar 8. A semiconductor layer 12 of a TFT is built up on said electrode through a gate insulating film 11. A source-drain electrode 13 is further formed, then the source electrode and the

bar 9 are connected and the drain electrode and a picture element electrode 14 are connected, thereby constituting a TFT substrate. The bars are formed of a metal in this case and the gate bar of the transparent conductive film is formed by etching off the unnecessary part after the anodization of the required part and therefore even if a pinhole is generated in a resist, there is no obstruction in the growth of the anodized film and the yield is improved.

COPYRIGHT: (C)1984,JPO&Japio

⑫ 公開特許公報 (A)

昭59—105617

⑤ Int. Cl.³
G 02 F 1/133
G 09 F 9/00
H 01 L 27/12
29/78

識別記号
1 0 2

庁内整理番号
7348—2H
6731—5C
8122—5F
7377—5F

④ 公開 昭和59年(1984)6月19日

発明の数 1
審査請求 未請求

(全 6 頁)

⑭ 液晶表示装置の製造方法

大阪市阿倍野区長池町22番22号
シャープ株式会社内

① 特 願 昭57—216318

⑦ 発 明 者 松浦昌孝

② 出 願 昭57(1982)12月8日

大阪市阿倍野区長池町22番22号
シャープ株式会社内

⑧ 発 明 者 加藤博章

⑨ 出 願 人 シャープ株式会社

大阪市阿倍野区長池町22番22号
シャープ株式会社内

大阪市阿倍野区長池町22番22号

⑩ 発 明 者 野々村啓作

⑪ 代 理 人 弁理士 富士愛彦 外2名

明 細 書

1. 発明の名称

液晶表示装置の製造方法

2. 特許請求の範囲

1. 基板上に形成されたゲート電極となる金属に陽極酸化してゲート絶縁膜を形成した後、透明導電膜を堆積し、前記金属の陽極酸化されない両端部と前記透明導電膜から成る電極ラインを連結してゲート電極ラインを形成し、前記ゲート絶縁膜上に薄膜トランジスタを構成するとともに前記基板を一方のセル基板として液晶表示セルを作製することを特徴とする液晶表示装置の製造方法。

3. 発明の詳細な説明

<技術分野>

本発明は各画素にスイッチング素子として薄膜トランジスタ (Thin Film Transistor, 以下 T F T と略す) を配置したマトリクス型液晶表示装置の製造技術に関するものである。

<従来技術>

薄膜トランジスタは、近年、E L 素子や液晶等を用いる表示装置のスイッチング素子としてその応用が検討されている。しかし、本来の半導体デバイスに比べて特性が劣りまた信頼性も低いため、未だ実用するには至っていない。

一般に、T F T は第1図に示すような構造である。1は絶縁基板、2はベースコート、3はゲート電極、4はゲート絶縁膜、5、6は電極でソース、ドレインに対応する。7はチャネルを形成する半導体層である。

絶縁基板1にはセラミックやガラスが用いられる。ベースコート2は、下地をなめらかな表面にすること及び絶縁基板1から素子部へ汚染物質又は不純物イオンが拡散するのを防止するために設けられ、SiO₂、Si₃N₄、Al₂O₃やTa₂O₅などが使われる。ゲート電極3は金属たとえばAu、Cr、AlあるいはTaなどで蒸着によって形成される。ゲート絶縁膜4としては、たとえばSiO₂、Al₂O₃、Ta₂O₅等が真空蒸着、C V D あるいは陽極酸化法等によって形成される。特に、絶縁性が

良好なことから、 Al_2O_3 や Ta_2O_5 等の陽極酸化膜が広く用いられる。半導体7は、例えばa-Si(アモルファスシリコン)、P-Si(多結晶シリコン)、CdS、CdSe、Te等の一つを成分とし、真空蒸着、イオンプレーティング、スパッタリング、グロー放電等の種々の方法で形成される。電極5、6は例えばNi、Cr、Auなどの金属の蒸着等で形成される。

TFTの動作は電界効果トランジスタと同じで、ソース電極5とドレイン電極6間で半導体7中に流れる電流をゲート電極3に印加する電圧で制御する。

このようなTFTは、その特徴として、ガラス基板上に真空蒸着、スパッタリング、CVD等の確立された技術により比較的容易に形成することができ、前述の表示装置に適用した場合に表示面の大形化を達成することができると期待される。

上述の材料でTFTを形成し、例えばTN-FEM(ツイストネマティック電界効果)型のマトリックス型液晶表示装置の各画素にスイッチング素子

として配置した場合、ゲート・バー及びソース・バーもそれぞれゲート電極及びソース電極と同じ金属材料を用いると、各画素の周囲に金属の枠が現われ、表示が暗くなると同時に視角によってはそれぞれのバーの反射のために表示品位を著しく低下させることになり、スイッチング素子を具備することによる利点よりも逆にこの点での欠点が目立つ結果になる。その対策としてTFTの電極の部分のみに金属を用い、ゲート・バー及びソース・バーに透明導電膜を用いれば上述の欠点を解消することができる。TFTを用いたマトリックス型液晶表示装置において、ゲートバー及びソースバーを透明導電膜で形成する方式については特願昭57-152013号にて出願されている。

第2図はゲートバー及びソースバーをそれぞれ透明導電膜で形成したマトリックス型液晶表示装置の薄膜トランジスタ及びその周辺部の拡大構成図である。透明導電膜から成るゲート・バー8とソース・バー9で行及び列方向の電極ラインを構成し、ゲート・バー8にゲート電極10を連結し

てこの上にゲート絶縁膜11を介してTFTの半導体層12を堆積し、更にソース・ドレイン電極13を形成するとともにソース電極とソース・バー9を連結しドレイン電極と表示の絵素電極14を連結することによりTFTの基板が構成されている。TFTの動作にตอบสนองして絵素電極14に印加される電圧によりドットマトリックス表示が実行される。以下、従来の方式に即して第2図に示すゲート・バーとソース・バーをそれぞれ透明導電膜で形成したTFT及びマトリックス型液晶表示装置の製造方法について説明する。

第3図は薄膜トランジスタ部の各製作工程を示す断面図である。まずガラス等の絶縁基板15上にベースコート16を施し、その上にITO($In_2O_3 + SnO_2$)、 SnO_2 等の透明導電膜17を蒸着やスパッタ等で500~2000Å程度の厚さに付着し、この透明導電膜上に有機感光性材料により所望形状のマスクパターンを形成した後、不要部分をエッチングすることによりゲート・バーが形成される(第3図(A))。次に陽極酸化されるべき金属、

例えばAl、Ta等を蒸着、スパッタやイオンプレーティング等で1000~2000Å程度付け、ゲート・バー上に薄膜トランジスタ部となる領域を残し、不要となる領域をウェット・エッチングあるいはドライ・エッチングにより除去してゲートのパッド18を形成する(第3図(B))。上記基板上に基板との密着性に優れかつ耐圧の大きいホトレジスト19(例えばポジタイプのホトレジストとしてシブレイファースト社のAZ-1350、AZ-1470、AZ-1470Zや1300-37タイプ、メルク社のSelectilux N、コダック社のKMPR-809等があり、ネガタイプのレジストとして東京応化のOMR-83や感光性ポリイミド前駆体である東レのフォトニースUR3100、メルク社のSelectilux HTR等の如く各種商品名のものが市販されている。)を塗布し、ゲート電極上の所望の部分に開口部を設けるようにしたマスクパターンを形成する(第3図(C))。上記開口部のゲート電極の金属をホウ酸アンモニウム水溶液、リン酸、クエン酸等の電解液中にて電圧値約50~200

V 程度で陽極酸化し、膜厚 $500 \sim 2000 \text{ \AA}$ の絶縁膜を形成してこの膜をゲート絶縁膜 20 とする(第3図(D))。ゲート絶縁膜 20 を形成した後、レジスト膜を剝離液や有機溶剤で除去する(第3図(E))。半導体膜 21 とソース・ドレイン電極 22, 23 をそれぞれ膜付着とエッチングやリフトオフ等によってパターン化する。また第3図(A)にて形成された透明導電膜のソース・バー(図示せず)とソース電極を連結する(第3図(F))。

以上の工程により薄膜トランジスタが形成される。

次に上記薄膜トランジスタを保護するために Si_3N_4 , SiO_2 または配向膜を兼用した有機膜等を CVD 法, プラズマ CVD 法, 蒸着法または塗布法等により形成し、ラビングまたは斜方蒸着法等による配向処理を行なった後、対向基板とシール材を介して貼り合わせるにより液晶セルが形成される。この液晶セルに液晶を注入し、注入口を封止してマトリックス型液晶表示装置が作製される。

ンジスタが形成される(第4図(F))。以後の工程は前述した通りである。この方式ではゲート絶縁膜の下に透明導電膜がなく、これによって、陽極酸化時に陽極酸化される金属のピンホールによる透明導電膜と電解液との接触に起因する酸素発生とそれに伴う化成膜の損傷は免れる。しかしながら、透明導電膜上のマスクのレジストにピンホールがあるかあるいは陽極酸化時の電圧に対してレジストの一部分に弱い部分があれば、レジストが絶縁破壊を起し、電解液と下の透明導電膜とが接触して短絡するため陽極酸化膜の成長に支障をきたす場合がある。

<発明の目的>

本発明は上記 TFT を有する液晶表示装置に於いて、特にゲート電極に陽極酸化可能な金属、ゲートバーに透明導電膜を用いた TFT を基板上に形成し、マトリックス型液晶表示装置を作製する製造技術を提供することを目的とするものである。

<実施例>

第5図は本発明の一実施例を説明する TFT 基

次にゲート電極の金属とゲート・パッドの透明導電膜を連結する他の従来方式について第4図を参照しながら説明する。基板 24 上にベースコート 25 を施し、その上に透明導電膜を付けたのちゲート・バー 26 及びソース・バー(図示せず)となるべきパターンをホトレジストによりパターン化し透明導電膜をエッチングする(第4図(A))。この場合、第3図の例と異なり、ゲート絶縁膜が形成される部分には透明導電膜は存在しない。次に陽極酸化されるべき金属を付けた後エッチングによりパターン化し、透明導電膜で形成したゲート・バー 26 間に架設することによりゲート電極 27 とし、ゲート電極 27 とゲート・バー 26 を連結させる(第4図(B))。次に陽極酸化する領域以外の部分をレジスト 28 でマスクして陽極酸化処理し、ゲート絶縁膜 29 を形成する(第4図(C)(D))。レジスト 28 を剝離し、ゲート電極 27, ゲート絶縁膜 29 及びゲート・バー 26 の形成が完了する(第4図(E))。半導体層 30, ソース電極 31 及びドレイン電極 32 を形成し、薄膜トラ

板の製造工程図であり、(A)乃至(H)は断面図、(A')乃至(H')はそれぞれ対応する平面図である。ベースコートを施した基板 33 上に陽極酸化可能な金属を付け、エッチングによりゲート・バー 34 を形成する(第5図(A)(A'))。次にゲート・バー 34 上のゲート絶縁膜となる領域以外の部分をホトレジスト 35 でマスクする(第5図(B)(B'))。露出しているゲート・バー 34 の陽極酸化を行なって厚さ $500 \sim 3000 \text{ \AA}$ 程度のゲート絶縁膜 36 を形成する(第5図(C)(C'))。次にマスクのホトレジストを剝離液または有機溶剤で取り除く(第5図(D)(D'))。ゲート・バー 34 の陽極酸化した部分及びその両端の陽極酸化されていない金属のうち、後に形成される透明導電膜のゲート・バーと連結するために必要な部分をホトレジスト 37 でマスクする(第5図(E)(E'))。マスクされた部分以外のゲート・バー 34 をエッチングで除去した後、ホトレジスト 37 を取り除く(第5図(F)(F'))。この上に ITO, SnO_2 等の透明導電膜 38 を蒸着法あるいはスパッタリング法等で堆積する(第5

図(G)(G')。透明導電膜38をホトレジストでマスクした後、エッチングすることによりパターン化しゲート・バーとする。ゲート・バーは金属部と透明導電膜とが重なった状態で連結される(第5図(H)(H'))。以後の工程は前述した如くであり、ゲート絶縁膜36上に硫化物、セレン化物、Te、アモルファスシリコン、多結晶シリコン等の半導体層を堆積した後、ソース電極及びドレイン電極を形成し、TFTとする。TFTの基板への配置は第2図と同様な構成とし、これを液晶表示装置のセル基板の一方としてこのTFT基板に対向基板を接着し、その間隙にツイストネマティック構造等の液晶層を注入する。TFTを動作させるとともに液晶層の電気光学効果を利用することによりドットマトリックス型の表示を実行することができる。従来では金属のゲート電極と透明導電膜のゲート・バーを形成したのちに陽極酸化を行なったが、本実施例では金属でバーを形成し、必要部分を陽極酸化したのち、不要部分をエッチングで取り除き透明導電膜のゲート・バーを形成す

る。従って、マスクのレジストにピンホールが生じて陽極酸化時に電解液がレジスト中にしみこんでも、接触するのは陽極酸化可能な金属であるのでその部分は直ちに陽極酸化されて絶縁膜となりカバーされるため本来の陽極酸化膜の成長に支障をきたさない。またピンホール部の絶縁膜は面積が小さいのでその不要金属部のエッチング時にリフトオフされ、工程の歩留りの点でも本実施例の製造方法は優れた結果を得ることができる。

<発明の効果>

以上詳述した製造方法でバーの部分を透明導電膜にしてマトリックス型液晶表示装置を製作したところ、薄膜トランジスタ自体は安定な電気的特性が再現性良く得られ、その上に表示装置としてもTN-FEMのみならずゲストホスト型や反射型、透過型のいかなる表示モードに対しても表示面の「見え」を損うことなく高コントラストの表示が可能になり、TFTを備えたことによる利点を大いに発揮することができた。

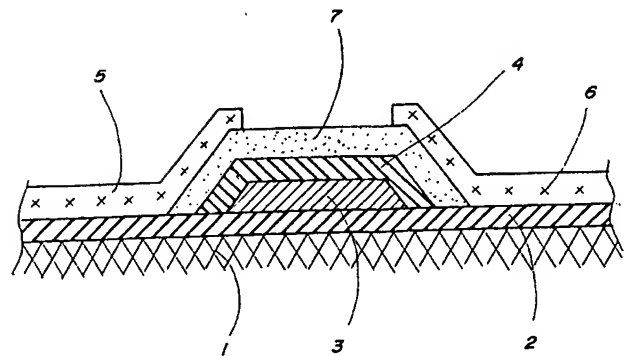
4. 図面の簡単な説明

第1図はTFTの一般的な構造の1例を示す断面図である。第2図はマトリックス型液晶表示装置のTFT及びその周辺部の拡大構成図である。第3図及び第4図はそれぞれ従来のTFTの各製作工程を示す断面図である。

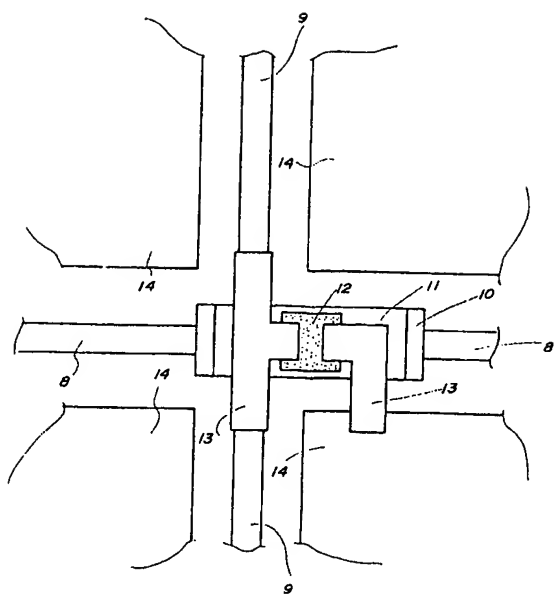
第5図は本発明の一実施例を説明するTFT基板の製造工程図である。

33…基板、34…ゲート・バー、36…ゲート絶縁膜、38…透明導電膜。

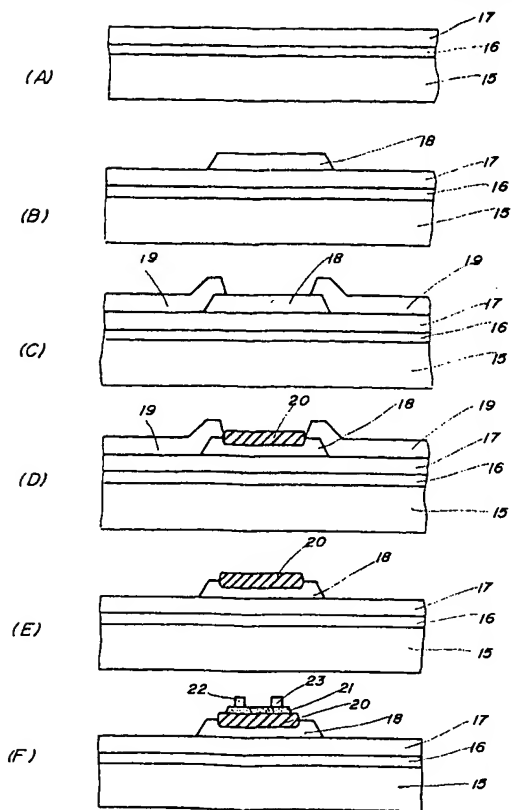
代理人 弁理士 福 士 愛 彦(他2名)



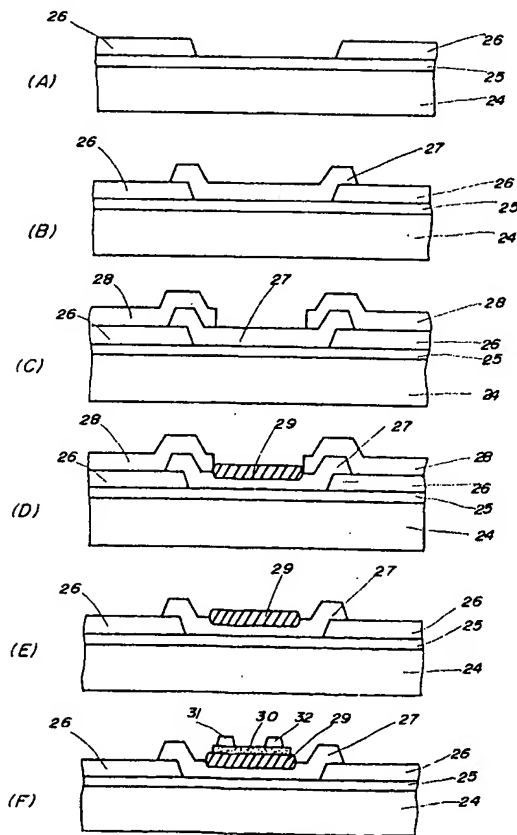
第1図



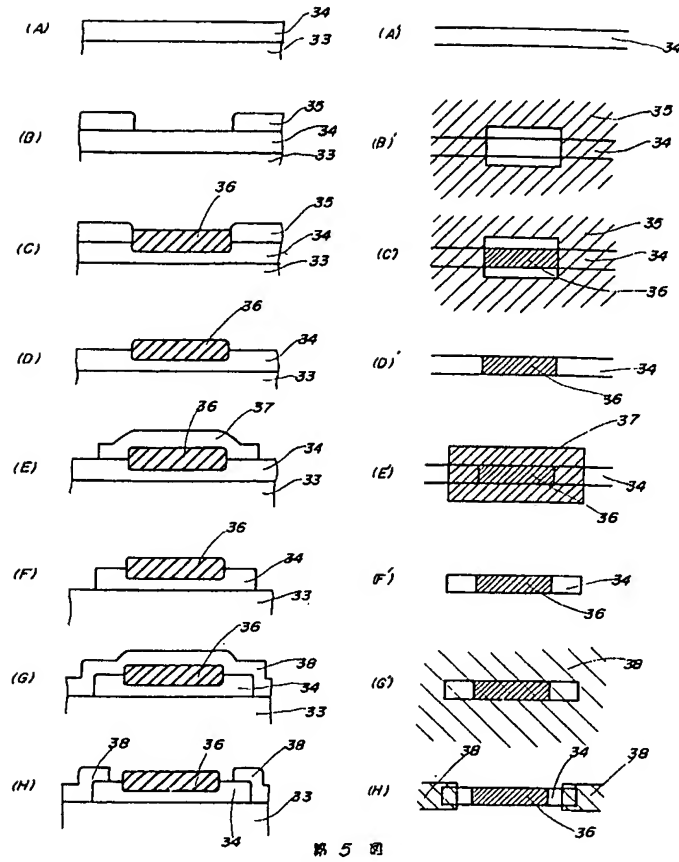
第 2 図



第 3 図



第 4 図



第 5 図